

CURSO <b>Bacharelado em Engenharia Elétrica</b>			TURMA <b>Eng. Elétrica 8º AN</b>		TURNO <b>Noturno</b>	PERÍODO LETIVO <b>2025.1</b>
DISCIPLINA <b>Sistemas Digitais</b>	HORÁRIO <b>QUI 19:00 22:00 3 Aula(S)/Semana de</b>	CH <b>60</b>	PROFESSOR <b>ROSENILSON BATISTA SOUZA</b>			

Nro Aula	Data da aula	Assunto	Nro Aula	Data da aula	Assunto
001	20/02/2025	Introdução a disciplina e conceitos iniciais	009	17/04/2025	Representação de variáveis binárias. Portas CMOS, características temporais e elétricas. Barramentos. Família CMOS. O estudo das variáveis binárias.
002	27/02/2025	Conceitos de sistemas digitais e analógicos. Conceitos de sistemas digitais e analógicos.	010	24/04/2025	Implementação de sistemas digitais e representação de números inteiros. O estudo dos sistemas digitais e a representação dos números inteiros.
003	06/03/2025	Amostragem e Reconstrução de sinais digitais. Amostragem e Reconstrução de sinais digitais	011	01/05/2025	Estudo dirigido: Rede de portas; descrição e características., conjuntos de portas e análise de redes de portas. eo estudo das redes de portas.
004	13/03/2025	Representações Numéricas e aritmética binária : - Representações numéricas (binário, octal, hexadecimal). Representações Numéricas e aritmética binária : - Representações numéricas (binário, octal, hexadecimal).	012	08/05/2025	Projeto de redes de dois níveis. Mapa de Karnaugh. Minimização em soma de produtos e produto de somas. Método tabular. o estudo do Mapa de Karnaugh ,da minimização em soma de produtos e produto de soma.
005	20/03/2025	Códigos binários; - Aritmética binária (soma, subtração, multiplicação e divisão). Códigos binários; - Aritmética binária (soma, subtração, multiplicação e divisão).	013	15/05/2025	Redes de dois níveis com múltiplas saídas. Redes de dois níveis NAND-NAND e NOR-NOR. Dispositivos lógicos programáveis. O estudo das redes de dois níveis .
006	27/03/2025	Operações em complemento. Circuitos Combinacionais - Portas lógicas e álgebra booleana . Operações em complemento. Circuitos Combinacionais - Portas lógicas e álgebra booleana .	014	22/05/2025	Redes multiníveis, alternativas de implementação ,sistemas seqüenciais síncronos e representação das funções de transição e de saída. O estudo das redes multiníveis.
007	03/04/2025	Análise de circuitos combinacionais: expressões lógicas; tabela verdade e diagramas lógicos. Análise de circuitos combinacionais: expressões lógicas; tabela verdade e diagramas lógicos.	015	29/05/2025	Máquinas de estados finitos. Controladores.Estados equivalentes e minimização de estados. Especificação binária de sistemas seqüenciais. O estudo das máquinas de estados finitos e especificação binária de sistemas seqüenciais.
008	10/04/2025	Avaliação unidade 1 verificação de aprendizagem	016	05/06/2025	Redes seqüenciais canônicas. Implementações de alto nível e binárias. Flip-flop tipo D. O estudo dos flip-flop tipo D

Documento assinado eletronicamente

Professor: **ROSENILSON BATISTA SOUZA**

CPF:983.538.105-49

Email:NILSOMTEC83@GMAIL.COM

Host Name:170.79.1-134.dedicado.i8.psi.br

BR.Bahia Time Zone:America/Bahia 2025-07-01 21:03:04.767

CURSO <b>Bacharelado em Engenharia Elétrica</b>		TURMA <b>Eng. Elétrica 8º AN</b>		TURNO <b>Noturno</b>	PERÍODO LETIVO <b>2025.1</b>
DISCIPLINA <b>Sistemas Digitais</b>	HORÁRIO <b>QUI 19:00 22:00 3 Aula(S)/Semana de</b>	CH <b>60</b>	PROFESSOR <b>ROSENILSON BATISTA SOUZA</b>		

Nro Aula	Data da aula	Assunto	Nro Aula	Data da aula	Assunto
<b>017</b>	12/06/2025	<b>Avaliação Unidade 2</b> Verificação de aprendizagem			
<b>018</b>	19/06/2025	<b>Segunda chamada unidade 2</b> Verificação de aprendizagem			
<b>019</b>	26/06/2025	<b>Avaliação</b> Verificação de Aprendizagem			
<b>020</b>	01/07/2025	<b>Avaliação final</b> Verificação de Aprendizagem			

**Documento assinado eletronicamente**

Professor: **ROSENILSON BATISTA SOUZA**

CPF: 983.538.105-49

Email: NILSOMTEC83@GMAIL.COM

Host Name: 170.79.1-134.dedicado.i8.psi.br

BR.Bahia Time Zone: America/Bahia 2025-07-01 21:03:04.767